

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-219023

(43)Date of publication of application : 10.08.1992

(51)Int.Cl.

H03M 1/18
A61B 5/0428
A61B 5/0476
H03H 17/02
H03M 1/12
H03M 1/20

(21)Application number : 03-059716

(71)Applicant : SIEMENS AG

(22)Date of filing : 28.02.1991

(72)Inventor : OHLSSON THOMAS
HJORTH BO

(30)Priority

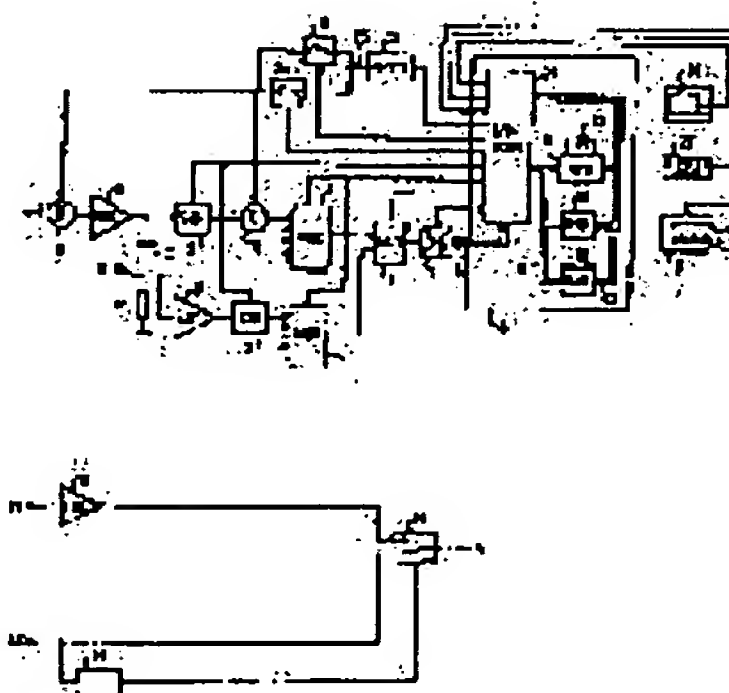
Priority number : 90 90104106 Priority date : 02.03.1990 Priority country : EP

(54) METHOD AND DEVICE FOR ANALOG/DIGITAL CONVERSION

(57)Abstract:

PURPOSE: To obtain an A/D-converted result with a large dynamic range by using preprocessed data when the preprocessed data are within the dynamic range, and using data corresponding to an input signal when the preprocessed data are out of the dynamic range.

CONSTITUTION: A signal AS preprocessed by multiplying an input signal ES by a first transfer function T1 and a signal obtained by amplifying the input signal are A/D-converted. Then, whether or not the digital data of the preprocessed signal AS exceed a dynamic range is checked. Then, when the data are within the dynamic range, the data of the preprocessed signal are used and when exceed the range, data obtained by multiplying the digital data of the input signal ES by a stipulated coefficient are used. Thus, an A/D- converted result with the large dynamic range can be easily obtained.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-219023

(43) 公開日 平成4年(1992)8月10日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 M	1/18	9065-5 J		
A 6 1 B	5/0428			
	5/0476			
		8826-4 C	A 6 1 B	5/04
		8826-4 C		3 1 0 B
				3 2 0 B
審査請求 未請求 請求項の数26(全 12 頁) 最終頁に続く				

(21) 出願番号 特願平3-59716

(22) 出願日 平成3年(1991)2月28日

(31) 優先権主張番号 90104106. 1

(32) 優先日 1990年3月2日

(33) 優先権主張国 欧州特許機構 (E P)

(71) 出願人 591002876

シーメンス アクチエンゲゼルシャフト
 SIEMENS AKTIENGESELLSCHAFT
 ドイツ連邦共和国 ベルリン 及び ミュンヘン (番地なし)

(72) 発明者 トーマス、オールソン

スウェーデン国16243フエリングビー、バ
 クレクスフエーゲン53

(72) 発明者 ボー、フヨルト

スウェーデン国19143ソレンツナ、スカネ
 フェーゲン26

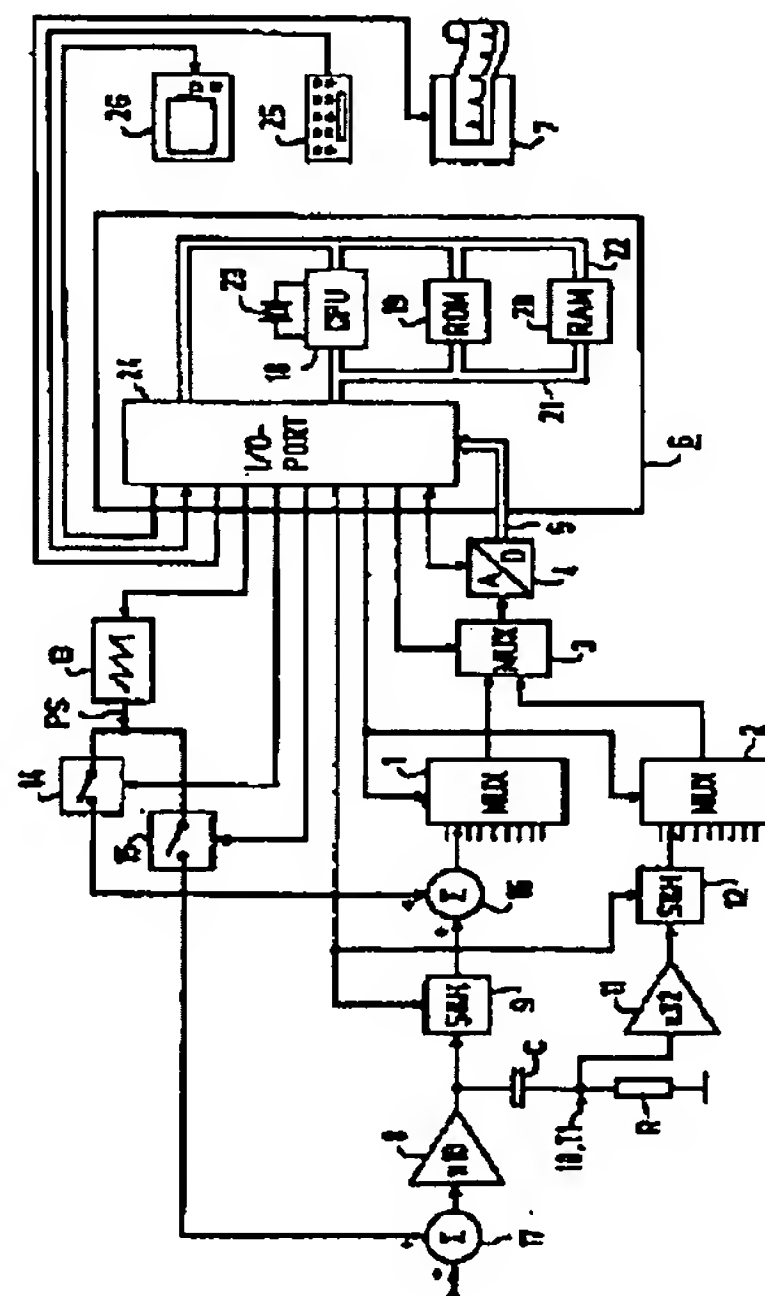
(74) 代理人 弁理士 富村 潔

(54) 【発明の名称】 アナログ-デジタル変換方法および装置

(57) 【要約】

【目的】 技術的に簡単かつ経済的にアナログ電気的信号をデジタル変換し、かつ大きいダイナミックレンジを有し、非常に小さい電圧変化の測定を可能とする。

【構成】 入力信号に伝達関数をかけて前処理した信号を形成し、入力信号は増幅し、両信号をデジタル変換して各信号にそれぞれ相応するビット数のデジタルデータを得、そのビット数がそれぞれアナログ-デジタル変換のダイナミックレンジを決定し、入力信号に相応するデジタルデータに係数を乗算し、前処理されたデータのダイナミックレンジの超過を検査し、ダイナミックレンジ内にあるときは前処理された信号のデジタルデータを利用し、ダイナミックレンジ外にあるときは入力信号に相応する係数を乗算されたデジタルデータを利用してアナログ-デジタル変換の結果を求める。



【特許請求の範囲】

【請求項1】 時間的に変化するアナログ電気的入力信号 (E S) をアナログ-デジタル変換するための方法において、a) 前処理された信号 (A S) を形成するため入力信号 (E S) に第1の伝達関数 (T 1) がかけられ、また入力信号 (E S) が定められた増幅係数 (V) だけ増幅され、b) 入力信号 (E S) および前処理された信号 (A S) の時間的に相続くサンプルがそれぞれアナログ-デジタル変換を受け、入力信号 (E S) に相応する特定のビット数のデジタルデータおよび前処理された信号 (A S) に相応する特定のビット数のデジタルデータが得られ、その際にビット数がそれぞれアナログ-デジタル変換のダイナミックレンジを決定し、c) 入力信号 (E S) に相応するデジタルデータがそれぞれ、定められた増幅係数 (V) に等しい定められた係数 (F) を乗算され、d) 前処理された信号 (A S) に相応するデータに関して、付属のダイナミックレンジの超過が存在するか否かが検査され、e) アナログ-デジタル変換の結果が、前処理された信号 (A S) がダイナミックレンジのなかに位置するかぎり、前処理された信号 (A S) に相応するデジタルデータの利用のもとに求められ、また前処理された信号 (A S) に関してダイナミックレンジの超過が存在するかぎり、前処理された信号 (A S) に相応するデジタルデータの考慮なしに、入力信号 (E S) に相応する、定められた係数 (F) を乗算されたデジタルデータの利用のもとに求められることを特徴とするアナログ-デジタル変換方法。

【請求項2】 第1の伝達関数 (T 1) として高域通過フィルタの伝達関数が用いられることを特徴とする請求項1記載の方法。

【請求項3】 入力信号 (E S) に相応するデジタルデータに、アナログ-デジタル変換の結果を求めるためのその利用の前に、デジタルフィルタにより第2の伝達関数 (T 2) がかけられることを特徴とする請求項1または2記載の方法。

【請求項4】 第2の伝達関数 (T 2) として高域通過フィルタの伝達関数が用いられることを特徴とする請求項3記載の方法。

【請求項5】 前処理された信号 (A S) がダイナミックレンジのなかに位置するかぎり、アナログ-デジタル変換の結果が追加的に入力信号 (E S) に相応する、定められた係数 (F) を乗算されたデジタルデータの利用のもとに求められ、またこれに予めデジタルフィルタにより第3の伝達関数 (T 3) がかけられることを特徴とする請求項1ないし4の1つに記載の方法。

【請求項6】 第3の伝達関数 (T 3) が第1の伝達関数 (T 1) の複素補数であり、また入力信号 (E S) に相応するデジタルデータがアナログ-デジタル変換の結果を求めるため、入力信号 (E S) のデジタルフ

ィルタリングにより得られたデジタルデータおよび前処理された信号 (A S) に相応するデジタルデータの和が形成されるように利用されることを特徴とする請求項5記載の方法。

【請求項7】 時間的に相続くサンプルに対して、入力信号 (E S) に相応する、定められた係数 (F) を乗算されたデジタルデータと前処理された信号 (A S) に相応するデジタルデータとの間の差が形成され、またこうして得られた差がオフセット誤差の補正のために使用されることを特徴とする請求項1ないし6の1つに記載の方法。

【請求項8】 定められた数の相続くサンプルに対して求められた差からそれらの符号の考慮のもとに平均値が形成され、また平均値がオフセット誤差の補正のために使用されることを特徴とする請求項7記載の方法。

【請求項9】 入力信号 (E S) にアナログ-デジタル変換の前に、入力信号 (E S) のアナログ-デジタル変換の際の最下位ビット (L S B) に相応する電圧差に少なくとも等しい最大値を有し、また統計的に均等な振幅分布を有する時間的に変化するアナログ電気的信号 (P S) が重畳され、アナログ-デジタル変換の後に入力信号 (E S) およびアナログ信号 (P S) の重畳の結果として生ずる信号に相応するデジタル信号にデジタルフィルタにより積分作用をする第4の伝達関数がかけられ、またこうして得られたデジタルデータが入力信号 (E S) に相応するデジタルデータとして使用されることを特徴とする請求項1ないし8の1つに記載の方法。

【請求項10】 第4の伝達関数 (T 2) として低域通過フィルタの伝達関数が用いられることを特徴とする請求項9記載の方法。

【請求項11】 アナログ信号 (P S) が周期的信号であることを特徴とする請求項9または10記載の方法。

【請求項12】 時間的に変化するアナログ電気的入力信号 (E S) をアナログ-デジタル変換するための装置において、入力信号 (E S) に第1の伝達関数 (T 1) をかけ、また入力信号 (E S) を定められた増幅係数 (V) だけ増幅して、前処理された信号 (A S) を形成するための手段 (10、11) を含んでおり、入力信号 (E S) および前処理された信号 (A S) の時間的に相続くサンプルをそれぞれアナログ-デジタル変換するアナログ-デジタル変換のための手段 (4、9、12) を含んでおり、それにより、入力信号 (E S) に相応する特定のビット数のデジタルデータおよび前処理された信号 (A S) に相応する特定のビット数のデジタルデータがアナログ-デジタル変換のための手段の出力データとして得られ、その際にビット数がそれぞれアナログ-デジタル変換のための手段のダイナミックレンジを決定し、またアナログ-デジタル変換のための手段 (4、9、12) の出力データを供給され、アナ

ログ-デジタル変換のための手段(4、9、12)と共同作用する電子式計算装置(6)を含んでおり、電子式計算装置(6)が、a)入力信号(ES)に相応するデジタルデータにそれぞれ、定められた増幅係数(V)に等しい定められた係数(F)を乗算し、b)前処理された信号(AS)に相応するデータに関して、付属のダイナミックレンジの超過が存在するか否かを検査し、c)アナログ-デジタル変換の結果を、前処理された信号(AS)がダイナミックレンジのなかに位置するかぎり、前処理された信号(AS)に相応するデジタルデータの利用のもとに求め、また前処理された信号(AS)に関してダイナミックレンジの超過が存在するかぎり、前処理された信号(AS)に相応するデジタルデータの考慮なしに、入力信号(ES)に相応する、定められた係数(F)を乗算されたデジタルデータの利用のもとに求めるように構成されていることを特徴とするアナログ-デジタル変換装置。

【請求項13】 前処理された信号(AS)を形成するための手段(10、11)が第1の伝達関数(T1)として高域通過フィルタの伝達関数を入力信号(ES)にかけることを特徴とする請求項12記載の装置。

【請求項14】 電子式計算装置(6)が、入力信号(ES)に相応するデジタルデータに、アナログ-デジタル変換の結果を求めるためのその利用の前に、デジタルフィルタにより第2の伝達関数(T2)をかけるように構成されていることを特徴とする請求項12または13記載の装置。

【請求項15】 電子式計算装置(6)が、入力信号(ES)に相応するデジタルデータに高域通過フィルタの伝達関数がかかるように構成されていることを特徴とする請求項14記載の装置。

【請求項16】 電子式計算装置(6)が、前処理された信号(AS)がダイナミックレンジのなかに位置するかぎり、アナログ-デジタル変換の結果を付加的に入力信号(ES)に相応する、定められた係数(F)を乗算されたデジタルデータの利用のもとに求め、またこれに予めデジタルフィルタにより第3の伝達関数(T3)をかけるように構成されていることを特徴とする請求項12ないし15の1つに記載の装置。

【請求項17】 電子式計算装置(6)が、入力信号(ES)に相応し、定められた係数(F)を乗算されたデジタルデータに第3の伝達関数(T3)として第1の伝達関数(T1)の複素補数をかけ、またアナログ-デジタル変換の結果を求めるため、入力信号(ES)に相応するデジタルデータを、入力信号(ES)のデジタルフィルタリングにより得られたデジタルデータおよび前処理された信号(AS)に相応するデジタルデータの和を形成するように利用するように構成されていることを特徴とする請求項16記載の装置。

【請求項18】 電子式計算装置(6)が、時間的に相

続くサンプルに対して、入力信号(ES)に相応する、定められた係数(F)を乗算されたデジタルデータと前処理された信号(AS)に相応するデジタルデータとの間の差を形成し、またこうして得られた差をオフセット誤差の補正のために使用するよう構成されていることを特徴とする請求項12ないし17の1つに記載の装置。

【請求項19】 電子式計算装置(6)が、定められた数の相続くサンプルに対して求められた差からそれらの符号の考慮のもとに平均値を形成し、この平均値をオフセット誤差の補正のために使用するよう構成されていることを特徴とする請求項18記載の装置。

【請求項20】 入力信号(ES)のアナログ-デジタル変換の際の最下位ビット(LSB)に相応する電圧差に少なくとも等しい最大振幅値を有し、また統計的に均等な振幅分布を有するアナログ信号(PS)を発生するための手段(13)が設けられており、このアナログ信号(PS)を入力信号(ES)に重畳させるための手段(14、15、16、17)が設けられており、また電子式計算装置(6)が、入力信号(ES)およびアナログ信号(PS)の重畳の結果として生ずる信号に相応するアナログ-デジタル変換のための手段(4、9、12)の出力データにデジタルフィルタにより積分作用をする第4の伝達関数をかけ、またこうして得られたデジタルデータを入力信号(ES)に相応するデジタルデータとして使用するよう構成されていることを特徴とする請求項12ないし19の1つに記載の装置。

【請求項21】 電子式計算装置(6)が、第4の伝達関数として重畳の結果生ずる信号に相応するデジタルデータに低域通過フィルタの伝達関数がかかるように構成されていることを特徴とする請求項20記載の装置。

【請求項22】 アナログ信号(PS)を発生するための手段(13)が周期的信号を発生することを特徴とする請求項20または21記載の装置。

【請求項23】 請求項12ないし22の1つによる装置を校正するための方法において、

a) 入力信号(ES)に前処理された信号(AS)の形成の前にアナログ交流電圧信号(PS)が重畳され、また

b) 前処理された信号(AS)がダイナミックレンジのなかに位置するかぎり、個々のサンプルに対して、前処理された信号(AS)に相応するデジタルデータの利用のもとに求められた結果と、前処理された信号(AS)に相応するデジタルデータの考慮なしに、入力信号(ES)に相応し、定められた係数(F)を乗算されたデジタルデータの利用のもとに求められたアナログ-デジタル変換の結果との比較が行われることを特徴とするアナログ-デジタル変換装置の校正方法。

【請求項24】 比較の結果が誤差補正のために使用されることを特徴とする請求項23記載の方法。

【請求項25】 請求項20ないし22の1つによる装置を校正するため、アナログ信号(P S)を発生するための手段(13)により発生された信号が入力信号(E S)に重畳されることを特徴とする請求項23または24記載の方法。

【請求項26】 校正過程の間に入力信号(E S)が値零を有することを特徴とする請求項23ないし25の1つに記載の方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、時間的に変化するアナログ電氣の入力信号をアナログ-デジタル変換するための方法および装置に関する。

【0002】

【従来の技術】現在、たとえばいわゆる“デュアル-スロープ”法により動作し、また16ビットまでの分解能で時間的に変化するアナログ電氣の入力信号のアナログ-デジタル変換を許す、集積回路として構成されたアナログ-デジタル変換器が利用可能である。このようなアナログ-デジタル変換器が、たとえば心電図(E K G)法または脳電図(E E G)法の場合に必要なように、アナログ-デジタル変換の最下位ビット(L S B)に相応する測定すべき信号の最小検出可能な電圧差が数マイクロボルトのオーダーにあるべきであれば、測定すべき信号に対して非常に制限されたダイナミックレンジしか得られず、その結果、アナログ-デジタル変換器は非常にはやく測定すべき信号により過制御される。このことは、患者の心臓が比較的高い電圧および電流強度のパルスを与えられる1つのデフィブリレーションのすぐ後にも心電図の記録が可能であるべき心電図法の場合に、特に望ましくない。ここで考えられる対策はより高い分解能(ビット数)を有するアナログ-デジタル変換器の使用である。しかし既に集積回路として構成された上記の分解能のアナログ-デジタル変換器の使用は相当な費用と結び付けられているが、このことはディスクリットに構成されたアナログ-デジタル変換器の使用を必要とし、著しい技術的および資金的費用を招くであろう。この費用は、いわゆるD A Cフィードバック法が使用されるならば、少なくとも部分的に避けられ得る。その際に、使用されるアナログ-デジタル変換器から電子式計算装置に供給されるデジタル出力信号により、電子式計算装置と接続されているデジタル-アナログ変換器が電子式計算装置により、差増幅器により測定すべき信号から差し引かれるアナログ出力信号を発生するように駆動される。その際にデジタル-アナログ変換器は電子式計算装置により、測定すべき信号の瞬時の振幅に関係してそれぞれ、アナログ-デジタル変換器に供給されている差増幅器の出力信号がそのダイナミックレンジを超過しないように駆動される。差増幅器の出力信号に相応するデジタルデータは続いて、

電子式計算装置がこれにデジタル-アナログ変換器の出力信号のそれぞれ相応する値を加算することによって補正される。しかしこの方法によれば、正確な結果はデジタル-アナログ変換器の分解能(ビット数)がアナログ-デジタル変換器の目標とされる分解能に相応するときのみ得られる。しかし、デジタル-アナログ変換器では既にアナログ-デジタル変換器と関連して説明した問題と類似の問題が生ずるので、一般にアナログ-デジタル変換器の目標とされる分解能よりも小さい分解能を有するデジタル-アナログ変換器が使用される。このことは不正確さに通ずる。すなわちアナログ-デジタル変換の結果はたとえば、アナログ入力信号のなかに存在しない跳躍を含んでいる。前記の方法の1つの別の欠点は、追加的な費用の原因となる付加的のデジタル-アナログ変換器を必要とすることにある。

【0003】

【発明が解決しようとする課題】本発明の課題は、時間的に変化するアナログ電氣の入力信号のアナログ-デジタル変換のための方法および装置であって、技術的に簡単であり、また経済的であり、大きいダイナミックレンジを有し、また同時に非常に小さい電圧変化の測定を可能とし、また心電図信号のアナログ-デジタル変換のために特に適している方法および装置を提供することである。

【0004】

【課題を解決するための手段】課題の方法に関する部分は、本発明によれば、請求項1による方法により解決される。それによれば、一方では、前処理された信号に相応するデジタルデータが、他方では、伝達関数をかけることにより前処理された信号のなかに場合によっては存在しない信号成分を含む入力信号に相応するデジタルデータが利用される。その際に、前処理された信号のアナログ-デジタル変換の際に、入力信号の前処理の際になんぞく行われる定められた係数を有する増幅の結果として、1つのL S Bだけのアナログ-デジタル変換の結果の1つの変化は、1つのL S Bに相応する電圧差を定められた増幅係数により除算することにより生ずる入力信号の電圧変化に相応する。すなわち、アナログ-デジタル変換の結果が前処理された信号に相応するデジタルデータの利用のもとに求められるならば、測定可能な電圧差は増幅の結果として、増幅されない入力信号に相応するデジタルデータに基づいてアナログ-デジタル変換の結果を求める場合よりも小さい。しかしながら、前処理された信号に関して、定められた増幅係数に相応するダイナミックレンジの減少が生ずる。すなわち、伝達関数をかけることにより前処理された信号から除去された、入力信号のなかに含まれている信号成分が副次的な関心の対象であれば、最も簡単な場合には、アナログ-デジタル変換の結果として、前処理された信号に相応するデジタルデータが使用され、また

入力信号に相応するデジタルデータは、前処理された信号のアナログ-デジタル変換の際にダイナミックレンジの超過が生ずるとき、もしくは入力信号のなかに付加的に含まれている信号成分が関心の対象であるときにのみ、その代わりをすることが進められ得る。こうして、本発明による方法が技術的に簡単で経済的な仕方

で、結果として生ずるデジタルデータの所与のビット数を有するアナログ-デジタル変換の際に、同時に高いダイナミックレンジを実現し、また非常に小さい電圧変化を測定することを許すことが明らかになる。その際

に、入力信号に相応するデジタルデータおよび前処理された信号に相応するデジタルデータは、入力信号に相応するデジタルデータと定められた増幅係数に相応する係数との乗算の結果として、入力信号のなかに場合

によっては前処理された信号が含まんでいない信号成分が含まれていることを度外視すれば、直接に互いに比較可能である。

【0005】特に心電図法に対して有利な本発明の変形例は請求項2にあげられている。すなわち、第1の伝達関数として高域通過フィルタの伝達関数がかけられる過程の結果として、前処理された信号はデフィブリレーションの後にも、ダイナミックレンジの超過が生ずることなしに、信号のダイナミックな成分を正しく再現する。なぜならば、デフィブリレーションにより生ずる組織ポラリゼーションに相応する入力信号の信号成分はフィルタリングにより除去されるからである。

【0006】本発明の1つの特に有利な変形例は請求項6にあげられている。定められた係数を乗算され、入力信号に相応するデジタルデータにデジタルフィルタ（図書“デジタル信号処理の理論と応用”、L.R. RabinerおよびB. Gold著、プレントイス・ホール（ニュージャージー）出版、ISBN0-13-914101-4参照）により第3の伝達関数として第1の伝達関数の複素補数がかけられる過程の結果として、デジタルフィルタの後に存在するデジタルデータは入力信号および前処理された信号の時間的経過の間の差に相応する。その際にデジタルフィルタにより、1つのLSBにより互いに隔てられた、入力信号に相応するデータの間のいわゆる“内挿”が行われる。すなわち、前処理された信号に相応するデジタルデータに時間的に正しい対応付け

で、入力信号のデジタルフィルタリングにより得られたデジタルデータを加算すれば、和として、デジタルフィルタリングの際に行われた“内挿”の結果としてアナログ-デジタル変換のビット数よりも高いビット数、詳細には目的にかなって、定められた増幅係数に相応するビット数だけ高いビット数を有するデジタルデータが得られる。たとえば、定められた増幅係数が32であれば、ビット数の上昇は5ビットであり、また定められた増幅係数が64であれば、ビット数の上昇は6ビットである。すなわち、前処理された信号のアナログ-

デジタル変換の際にダイナミックレンジの超過が生じないかぎり、アナログ-デジタル変換の結果として、アナログ-デジタル変換のビット数よりも高いビット数を有するデジタルデータが得られる。その際に、前記の仕方

で得られるデジタルデータが、前処理された信号の形成の際に第1の伝達関数をかけることにより除去される信号成分をも含んでいることは重要である。前処理された信号のアナログ-デジタル変換の際にダイナミックレンジの超過が生ずるときにのみ、アナログ-デジタル変換の結果として前記の仕方

で、アナログ-デジタル変換のビット数に制限されているビット数を有するデジタルデータが利用されなければならない。

【0007】またこの制限は、請求項9にあげられている本発明の1つの別の特に有利な構成が使用されるならば除かれる。この場合には、前処理された信号に相応するデジタルデータを考慮することなしに、入力信号のアナログ-デジタル変換の結果として、アナログ-デジタル変換のビット数よりも高いビット数を有するデジタルデータが得られる。その理由は再び、デジタルフィルタにより積分性の伝達関数をかける際に、1つのLSBだけ互いに隔てられた、入力信号に相応する、定められた係数を乗算されたデジタルデータの間で“内挿”が行われることにある。好ましくは、積分の時定数は、積分がそれぞれ定められた増幅係数に相応する数のデジタルデータを含んでいるように選定される。その場合、入力信号に相応するデジタルデータとして使用されるデジタルデータはたとえば32の増幅係数の際にアナログ-デジタル変換のビット数よりも5ビットだけ高いビット数を有する。アナログ電氣的信号はたとえば周期的信号、たとえばのこぎり波信号であってもよいし、非周期的信号、たとえばノイズであってもよい。重要なことは、信号が統計的に均等な振幅分布を有することのみである。

【0008】課題の装置に関する部分は、請求項11にあげられている装置により解決される。その作用の仕方および利点は本発明による方法の前記の説明から明らかである。

【0009】本発明による装置を校正するための請求項23にあげられている方法は、比較の結果として、定められた増幅係数および定められた係数を互いに正確に等しくし、また場合によっては第3の伝達関数が実際に第1の伝達関数の複素補数をなすように第1の伝達関数に第3の伝達関数を適合させることを許すデジタルデータを供給する。

【0010】本発明の他の利点は添付図面に示されている実施例の説明により明らかにされる。

【0011】

【実施例】図1には心電図信号の処理および記録のための装置の構成部分である本発明による装置が示されている。その際に第1の9:1チャンネルのアナログ-マルチ

プレクサ1が設けられている。その入力端の各々に、一般に9つ（3つの肢および6つの胸導出線）のEKG導出線の1つが対応付けられている。第1のマルチプレクサ1に対して並列に、同じく9:1チャンネルのアナログ-マルチプレクサとして構成された第2のマルチプレクサ2が接続されている。その目的は後で明らかにされる。両マルチプレクサ1および2の出力端は2:1チャンネルのアナログ-マルチプレクサ3の入力端と接続されており、その出力信号は14ビット変換器であるアナログ-デジタル変換器4の入力端に供給されている。アナログ-デジタル変換器4のデジタル出力データはデータバス5を経て電子式計算装置6に到達し、そのなかで爾後の処理をされる。電子式計算装置6には記録装置7が接続されている。これは、図1中に概要を示されているように、電子式計算装置6により駆動可能なEKG記録計である。

【0012】個々のEKG導出線に相応する信号は直接にはそれらにそれぞれ対応付けられている第1のマルチプレクサ1の入力端に到達しない。それらは、図1中に1つのチャンネルを例として示されているように、図示されている実施例では10の増幅係数を有する増幅器8を通過する。増幅器8の出力信号はサンプル・アンド・ホールド回路9に供給されており、その出力端は第1のマルチプレクサ1の入力端と接続されている。増幅器8の出力信号はさらにコンデンサCおよび抵抗Rにより形成された一次高域通過フィルタ10に供給されている。この高域通過フィルタ10は、それに供給された信号に、もちろん高域通過フィルタ10自体の伝達関数である第1の伝達関数T1をかける役割をする。高域通過フィルタ10の限界周波数は、入力信号の診断上重要な低い周波数の成分の抑制を回避するため、十分に低く選定されている。高域通過フィルタ10の出力信号は、これを1つの定められた増幅係数V、図示されている実施例の場合には $V=32$ 、で増幅する第2の増幅器11に到達する。第2の増幅器11の出力信号は第2のサンプル・アンド・ホールド回路12に供給されており、その出力端は第2のマルチプレクサ回路2の入力端の1つ、詳細にはそのつどのチャンネルに付属の第1のサンプル・アンド・ホールド回路9と接続されている第1のマルチプレクサ1の入力端に相応する入力端と接続されている。図示されている実施例の場合には、サンプル・アンド・ホールド回路9および12はそれぞれマルチプレクサ1または2の（上から数えて）第2の入力端と接続されている。サンプル・アンド・ホールド回路9および12は、装置の各チャンネルに対するアナログ-デジタル変換の列周波数が明らかに最高の関心のある信号周波数または供給される信号の上限周波数の上側にある場合には、省略されてもよい。

【0013】以下では、第1のサンプル・アンド・ホールド回路9に供給される信号は、予め増幅器8により増

幅されることを願慮せずに、入力信号ESと呼ばれ、他方において入力信号ESから高域通過フィルタ10による直流電圧成分の除去および増幅器11による定められた増幅係数Vだけの増幅により得られ、第2のサンプル・アンド・ホールド回路12に供給される信号は前処理された信号ASと呼ばれる。

【0014】マルチプレクサ1、2および3もサンプル・アンド・ホールド回路9および12も制御線を介して電子式計算装置6と接続されており、それからそれらの制御信号を受ける。その際に両マルチプレクサ1および2の駆動は共通の制御線を介して、それぞれ個々の入力端が周期的に相続いて出力端と接続されるように行われ、その際にこの過程はサイクリックに繰り返す。特定のEKG導出線に付属のマルチプレクサ1および2の入力端がそれらの出力端と接続されている時間間隔の間に電子式計算装置6はそのつどのサンプル・アンド・ホールド回路9または12に共通の制御線を介して阻止信号を供給し、それにより、マルチプレクサ1および2のそのつどの入力端に与えられている電圧が前記の時間間隔の間に変化しないことが保証されている。電子式計算装置6はマルチプレクサ3を、これが前記時間間隔の一方の半部の間はマルチプレクサ1の出力端を、また他方の半部の間はマルチプレクサ2の出力端をアナログ-デジタル変換器4の入力端と接続するように制御する。その際に前記の時間間隔は、アナログ-デジタル変換器4にこの時間間隔の半部の間にそれぞれアナログ-デジタル変換の実行を可能にするために、十分に長く選定されている。アナログ-デジタル変換器4は導線を介して電子式計算装置6と接続されており、この導線を介して電子式計算装置6はアナログ-デジタル変換器4にそれぞれ適当な時点で、アナログ-デジタル変換を開始させるパルスを提供する。逆にアナログ-デジタル変換器4は、アナログ-デジタル変換が終了したとき、同じ導線を介して信号を電子式計算装置6に発する。その際に電子式計算装置6は、説明されている実施例の場合に、アナログ-デジタル変換を開始するパルスとして、アリアジング効果が回避されているような列周波数を有するパルスを発する。すなわち、アナログ-デジタル変換器4が電子式計算装置6に個々のチャンネルに相応するEKG導出線の入力信号ESまたは前処理された信号ASの交互の準同時のアナログ-デジタル変換の際に得られるデジタルデータのストリームを供給することが明らかになる。その際にデジタルデータはそれぞれ14ビットの等しいビット数を有する。

【0015】図1によれば、さらに、統計的に均等な振幅分布を有する周期的信号PS、たとえばのこぎり波信号を発生する信号発生器13が存在している。信号発生器13により発生された周期的信号PSは、相応の制御線を介して電子式計算装置6により駆動可能である2つの電子式スイッチ14、15を介して、サンプル・ア

ンド・ホールド回路9とマルチプレクサ1との間または増幅器8の入力端の前に位置している加算点16または17に供給可能である。すなわち、信号発生器13により発生された周期的信号PSを選択的に入力信号ESのサンプルまたは増幅器8に供給された信号に重畳させることが可能にされている。周期的信号PSの周波数は好ましくは、その周期が入力信号ESおよび出力信号ASのそれぞれ一括付属のサンプルの、定められた増幅係数Vに相応する数のアナログ・デジタル変換に対して必要な時間に相応するように選定されている。必要な同期を達成するため、信号発生器13は制御線を介して電子式計算装置6と接続されている。

【0016】電子式計算装置6はそれ自体は公知の仕方で中央ユニット(CPU)18、読出し専用メモリ(ROM)19および書込み・読出しメモリ(RAM)20から構成されており、それらはアドレスバス21およびデータバス22を介して互いに接続されている。ROM19およびRAM20はオペレーティングシステム、本来のプログラムならびに可変のデータを記憶する役割をする。CPU18には、電子式計算装置6の作動のために必要なクロック信号の発生を司る水晶23が接続されており、それからマルチプレクサ1ないし3、アナログ・デジタル変換器4、サンプル・アンド・ホールド回路9および12および信号発生器13に対する制御信号も導き出される。これらの信号はアドレスバス21にもデータバス22にも接続されている入力/出力回路(I/Oポート)24を介して前記の構成要素に到達する。また、アナログ・デジタル変換器4のデジタル出力信号を電子式計算装置6に伝達するデータバス5もI/Oポート24に接続されている。さらにI/Oポート24にはキーボード25、データディスプレイ装置26および前記の記録装置7も接続されている。

【0017】電子式計算装置6により、入力信号ESおよび前処理された信号ASに相応するデジタルデータは、次のような仕方で処理される。すなわち、一方では入力信号ESがアナログ・デジタル変換器4のダイナミックレンジの完全な利用のもとに変換され得るような仕方で、また他方では入力信号ESの電圧変化がアナログ・デジタル変換器4の入力端への入力信号ESの直接供給の際にまたアナログ・デジタル変換器4のデジタル出力データの続いての処理なしに1LSBだけのアナログ・デジタル変換の結果の変化が生ぜしめられた電圧変化よりも小さいような仕方で処理される。このことは以下に図1による装置の1つのチャネルにより説明される。その際に、電子式計算装置6により実行されるプログラムを、電子式計算装置6にアナログ・デジタル変換器4から供給されたデータの処理が問題であるかぎり、明らかにする役割をする図2ないし5に示されているアナログ回路に関して説明される。図2ないし5は単に説明の性格を有し、またデジタル計算機として

構成された電子式計算装置6の代わりにアナログ計算機も使用され得るという意味に決して誤解されてはならないことを指摘しておく。このことは既に、電子式計算装置6にアナログ・デジタル変換器4から供給されるデジタルデータがアナログ計算機により処理され得ないために排除されている。

【0018】電子式計算装置6は、サンプル・アンド・ホールド回路9のそのつどの出力信号のアナログ・デジタル変換により得られる、入力信号ESに相応する、アナログ・デジタル変換器4から供給されたデジタルデータに、基本的にそれぞれ、前処理された信号ASを得るために高域通過フィルタ10の出力信号を増幅する定められた増幅係数Vに相応する定められた係数Fを乗算する。その結果として、定められた係数Fは、説明される実施例の場合には、 $F=32$ である。このことは図2中に相応の増幅係数を有する増幅器27により示されている。サンプル・アンド・ホールド回路12のそのつどの出力信号のアナログ・デジタル変換により得られる、前処理された信号ASに相応する、アナログ・デジタル変換器4から供給されたデジタルデータを電子式計算装置6がそれぞれ、アナログ・デジタル変換器4のダイナミックレンジの超過が存在するか否かに関して検査する。これは、前処理された信号ASの1つのサンプルに相応するデジタルデータのすべてのビットが論理“1”の値を有するときに、ダイナミックレンジの超過から出発することにより簡単な仕方で行われ得る。アナログ・デジタル変換器4がダイナミックレンジの超過を指示する信号(オーバーフロー)を発する場合には、電子式計算装置6がこの信号を監視すれば十分である。図2の場合には、説明される検査は、前処理された信号ASが、ダイナミックレンジの超過が存在するときに出力信号を発する検出器回路28に供給されていることによりシンボル化されている。

【0019】最も簡単な場合には電子式計算装置6は、ダイナミックレンジの超過が存在しないかぎり、前処理された信号ASのアナログ・デジタル変換から得られたデジタルデータをアナログ・デジタル変換の結果として考慮し、一方ダイナミックレンジの超過の場合には超過の継続中、入力信号ESのアナログ・デジタル変換から得られ、定められた係数Fを乗算されたデジタルデータをアナログ・デジタル変換の結果として考慮する。このことは図2中に、検出器回路28の出力信号が、ダイナミックレンジの超過が存在しないときに出力端Aに前処理された信号ASが供給されている図2中に示されている位置を占める電子式スイッチ29を駆動することにより示されている。それに対してダイナミックレンジの超過が存在すると、検出器回路28の出力信号が電子式スイッチ29を超過の継続中その他方の位置にもたらし、従って出力端Aに増幅された入力信号ESが供給されている。

【0020】主として入力信号ESのダイナミック成分が関心の対象であり、またその直流電圧成分が関心の対象でないときにとりわけ応用される第1の作動形式の場合には、前処理された信号ASに関してダイナミックレンジの超過が存在しないかぎり、定められた増幅係数Vだけ、アナログ-デジタル変換器4の入力端への入力信号ESの直接供給の際に1LSBだけのアナログ-デジタル変換の結果の変化を生じさせる電圧変化よりも小さい、入力信号ESのダイナミック成分の電圧変化を測定することが可能にされている。前処理された信号ASに関してダイナミックレンジの超過が生ずるとき、または入力信号ESのなかに含まれている直流電圧成分が関心の対象であるときには、入力信号ESのアナログ-デジタル変換から得られ、また定められた係数Fを乗算されたデータが用いられる。その際に生ずる不連続性は本質的に、入力信号ESのなかに含まれている直流電圧成分のみに相応する。なぜならば、入力信号ESに相応するデジタルデータは定められた係数Fを乗算されるからである。

【0021】入力信号ESに相応するデジタルデータが直流電圧成分なしであるべきである場合には、電子式計算装置6が入力信号ESに相応するデジタルデータに定められた係数Fの乗算の前または後にデジタルフィルタにより高域通過フィルタ、好ましくは前処理された信号ASの形成の際に使用された高域通過フィルタ10の伝達関数である第2の伝達関数T2をかけるように前記の作動形式を変形することが可能にされている。相異なる分解能を度外視すると、その場合、アナログ-デジタル変換の結果は、それが前処理された信号ASに相応するデジタルデータの利用のもとに求められたか、前処理された信号ASに相応するデジタルデータの考慮なしに入力信号ESに相応するデジタルデータの利用のもとに求められたかに無関係であり、直接に互いに比較可能である。変形された作動形式は、その他の点では図2に相応する図3中に、増幅器27の後にコンデンサCおよび抵抗Rから成りスイッチ30により橋絡可能な高域通過フィルタ31が接続されていることにより示されている。伝達関数T1およびT2が必ずしも高域通過フィルタの伝達関数でなくてもよいことは理解されよう。たとえば高い周波数の信号成分が抑制されるべき場合には、伝達関数は低域通過フィルタの伝達関数であってよい。同じく伝達関数はノッチフィルタの伝達関数であってよい。その場合には、特定の擾乱周波数をフィルタにより除去することが可能である。

【0022】本発明による装置の第2の作動形式では電子式計算装置6は、入力信号ESに相応する、定められた係数Fを乗算されたデジタルデータにデジタルフィルタにより第3の伝達関数T3をかける。第3の伝達関数T3は第1の伝達関数T1の複素補数であり、それにより入力信号ESが前処理された信号ASの形成のた

めに直流電圧成分なしになる。電子式計算装置6は、デジタルフィルタにより得られたデジタルデータを時間的に正しい関係で、前処理された信号ASのアナログ-デジタル変換により得られたデジタルデータに加算する。電子式計算装置6はこの加算の結果を、前処理された信号ASに関してダイナミックレンジの超過が存在しないかぎり、アナログ-デジタル変換の結果として考慮し、一方電子式計算装置6は前処理された信号ASがダイナミックレンジを超過する場合には再び先に説明した仕方で、入力信号ESに相応する、定められた係数Fを乗算されたデジタルデータを、場合によってはデジタルフィルタにより第2の伝達関数T2をかけた後に、アナログ-デジタル変換の結果として考慮する。

【0023】公知のように1つの数学的関数およびそれに付属の複素補数は、それにそれぞれ第3の数学的関数を乗算するときに、こうして得られた積の和が第3の数学的関数に相応するという特性を有する。いまの場合、このことは、前処理された信号ASに前記の加算により、高域通過フィルタ10の通過の際に失われる信号成分が再び付加されることを意味する。その結果、第2の作動形式では、アナログ-デジタル変換の結果が前処理された信号ASに相応するデジタルデータの利用のもとに得られるときにも、入力信号ESのなかに含まれている直流電圧成分が考慮されている。デジタル・フィルタリングの際に“内挿”が1LSBだけ互いに隔てられている入力信号ESに相応するデジタルデータの間でも行われるので、前記の加算により得られるデジタルデータが、デジタル・フィルタリングに関連して行われる計算過程の十分な精度の際に、アナログ-デジタル変換器4のビット数よりも大きいビット数を有するという利点が達成される。定められた増幅係数Vおよび定められた係数Fがそれぞれ32である場合には、電子式計算装置6はデジタル・フィルタリングのために必要な計算過程を、アナログ-デジタル変換のビット数 $z=14$ を5ビットだけ高めて全体で19ビットにするような精度で行う。

【0024】いまの実施例の場合、入力信号ESは前処理された信号ASを形成するため一次の高域通過フィルタ10を通過する。その伝達関数T1に相応する複素補数は高域通過フィルタ10の限界周波数に等しい限界周波数を有する一次の低域通過フィルタの伝達関数T3である。指摘すべきこととして、このことは、一次の高域通過フィルタ10の代わりにより高次の高域通過フィルタが使用されるときには、相応の仕方で成り立たない。この場合、複素補数を得るため、相応の低域通過フィルタの伝達関数に補正要素が付加されなければならない。

【0025】その他の点では図2に相応する図4の場合、第2の作動形式は、増幅器27の出力端が高域通過フィルタ10の場合と等しい値の抵抗RおよびコンデンサCから形成された一次の低域通過フィルタ32と接続

されていることにより明らかにされており、その出力信号は加算点33で反作用なしに前処理された信号ASに加算される。すなわち、加算点33の後に、前処理された信号ASに再び予め高域通過フィルタ10により除去された信号成分が加算される過程の結果として32倍に増幅された入力信号ESに相応する1つの信号が得られる。こうして、前処理された信号ASに関してダイナミックレンジの超過が存在しないかぎり、前処理された信号ASに相応するデジタルデータの利用のもとに得られたアナログ-デジタル変換の結果が好ましくは定められた増幅係数Vに相応する高められた分解能を有し、またそれにもかかわらず入力信号ESのなかに含まれている直流電圧成分を同じく含んでいることが明らかになる。

【0026】前処理された信号ASに関するダイナミックレンジの超過の結果として、デジタル-アナログ変換の結果として入力信号ESに相応するデジタルデータに移行されなければならないときには、前処理された信号ASに増幅器11により惹起されたオフセット電圧が重畳されていることに起因するわずかな跳躍が生じ得る。これらの跳躍は本発明による装置の第3の作動の仕方回避され得る。この作動の仕方では電子式計算装置6は入力信号ESおよび前処理された信号ASの一括付属のサンプルに対して正しい符号でそれぞれ前処理された信号ASに相応するデジタルデータと入力信号ESに相応する、定められた係数Fを乗算されたデジタルデータとの間の差を求める。さらに電子式計算装置6は定められた数、たとえば256の相続くサンプルに対して求められた差からそれらの符号の考慮のもとに平均値を形成する。これを電子式計算装置6が、平均値を求める際にそれぞれ最後に考慮された入力信号ESのサンプルに相応する、定められた係数Fを乗算されたデジタルデータに加算する。すなわち、増幅器11のオフセット電圧により惹起された上記の跳躍が回避されることが明らかになる。上記の平均値形成は必ずしも必要ではなく、従って省略されてもよい。本発明による装置が図2または3に示されている作動形式で動作するか図4に示されている作動形式で動作するかに関係して、入力信号ESに相応する、定められた係数を乗算されたデジタルデータまたは第2の伝達関数をかけることによりデジタルフィルタリングをされた入力信号ESに相応する、定められた係数Fを乗算されたデジタルデータと、前処理された信号ASに直接に相応するデジタルデータまたはフィルタリングをされた入力信号ESに第3の伝達関数をかけた後に上記の加算により得られた和との間の差が形成される。基本的には、上記の説明と異なって、平均値を、またはこれが形成されない場合には差を、相応の仕方、前処理された信号ASに相応するデジタルデータから差し引くことも可能である。

【0027】その他の点では図4に相応する図5では、

増幅器11のオフセット電圧の前記の補正は、加算点34で増幅された入力信号ESが加算器33の出力信号から反作用なしに差し引かれることにより示されている。増幅器11のオフセット電圧に相応する信号は加算点34から、抵抗R1と接地点に接続されているコンデンサC1とから成り積分作用をするRC要素36に到達し、それにより平均値形成が行われる。コンデンサC1のなかに記憶された平均値は加算点35で増幅された入力信号ESに反作用なしに加算される。前処理された信号ASに関するダイナミックレンジの超過の結果として電子式切換スイッチ29が検出器回路28により、信号が加算点35から出力端Aに到達するように駆動されると、跳躍は生じない。両加算点34および35ならびにRC要素36は類似の図示されていない仕方、最後に説明した作動の仕方を示す図2および3の場合にも存在している。

【0028】本発明による装置の別の作動形式では、前記のようにのごぎり波信号PSを発生する信号発生器13が使用される。この作動形式では電子式計算装置が相応の信号によりスイッチ14を閉じ、従ってのごぎり波信号PSが加算点16で入力信号ESに重畳される。ごぎり波信号PSの最大振幅は少なくとも、1LSBだけのアナログ-デジタル変換器4の出力データの変化を生じさせる電圧差に等しい。ごぎり波信号PSの周期は、一方の極値から他方の極値へのその直線側縁Sに沿うごぎり波信号PSの経過の間にアナログ-デジタル変換器4により定められた数のアナログ-デジタル変換が行われるように選定されている。アナログ-デジタル変換の定められた数は好ましくは定められた増幅係数Vに等しい。それはいまの実施例の場合には32である。

【0029】加算点16で入力信号ESとのごぎり波信号PSとの重畳が行われる過程の結果として、サンプル・アンド・ホールド回路9の出力端に台形状の信号が生じ、この信号はマルチプレクサ1および3を介してアナログ-デジタル変換器4に到達する。のごぎり波信号PSの最大振幅が1LSBだけのアナログ-デジタル変換器4の出力データの変化を生じさせる電圧差に等しく、さらに入力信号ESとのごぎり波信号PSとの重畳により得られた信号の最小または最大振幅がアナログ-デジタル変換器4により測定可能な電圧値に正確に相応する特別な場合を度外視して、アナログ-デジタル変換器4の出力データは直線側縁Sに沿うのごぎり波信号PSの経過の間に少なくとも1LSBだけ変化する。

【0030】重畳されたのごぎり波信号PSを有する入力信号ESのアナログ-デジタル変換の結果として生ずるアナログ-デジタル変換器4の出力データに電子式計算装置6が、定められた数のアナログ-デジタル変換の際に最後に連続して生ずるアナログ-デジタル変換器4の出力データに対するアナログ-デジタル変

換器4の出力データの積分を形成するように、積分作用をする第4の伝達関数をかける。この積分の際に電子式計算装置6は周辺条件としてのこぎり波信号PSの最大振幅および重畳後の入力信号ESに対して相対的なのこぎり波信号PSの位相を考慮する。

【0031】積分の結果として、従ってまた入力信号ESのアナログ-ディジタル変換の結果として、電子式計算装置6は、アナログ-ディジタル変換器のビット数よりも大きいビット数を有するディジタルデータを供給する。その際にビット数は、のこぎり波信号PSの振幅がその直線側縁に沿ってアナログ-ディジタル変換器4の出力データの1LSBだけの变化に通ずる値だけ变化する時間の間に行われるアナログ-ディジタル変換の数に相応して高くなる。いまの実施例の場合のようにのこぎり波信号PSの最大振幅が1LSBに等しく、またのこぎり波信号PSの1周期の間に32のアナログ-ディジタル変換が行われると、最後に説明した作動形式により得られるアナログ-ディジタル変換の結果のビット数は14から19ビットに高くなる。

【0032】本発明による装置の最後に説明した作動形式は図6にダイアグラムにより示されている。一定の入力信号ESに鎖線で記入されたのこぎり波信号PSが対称に重畳されており、その振幅は1.5LSBである。のこぎり波信号PSの1周期の間に6つのアナログ-ディジタル変換が行われる。このことは、のこぎり波信号PSの振幅が1LSBだけ变化する時間の間に4つのアナログ-ディジタル変換が行われることを意味する。6つの典型的な積分領域により示されているように、積分はそれぞれ6つの相続くアナログ-ディジタル変換の出力データDにわたり行われる。積分の際に電子式計算装置6は、先ずそれぞれアナログ-ディジタル変換器4の6つの相続いて生ずる出力データの和Hを形成するように進行する。和Hはそれぞれ図6中で左から右へ上昇するハッチングを施された面積に相応する。さらに電子式計算装置はアナログ-ディジタル変換器4のより上位の出力データの数Kによりそれぞれ図6中で左から右へ下降するハッチングを施された面積を求める。これはそのつどの所与の条件に合わされた当業者にとって容易に作成可能なアルゴリズムにより行われる。各積分過程に対して電子式計算装置は値HおよびKを加算し、またこれを1周期中に行われるアナログ-ディジタル変換の数により除算する。除算の結果は最後に説明した作動形式によるアナログ-ディジタル変換の結果に相応し、図6の場合には15.25である。

【0033】容易に理解されるように、前記の実施例の場合に使用されたのこぎり波信号PSの代わりに、統計的に均等な振幅分布を有する任意の他の信号、たとえばノイズ信号も、アナログ-ディジタル変換のビット数の上昇を達成するために、入力信号ESに重畳され得る。

【0034】本発明による装置の校正または調整の役割

をする最後の作動形式では、電子式計算装置が電子式スイッチ15を閉じることによって（電子式スイッチ14は開かれている）、のこぎり波信号PSが加算点17に供給される。すなわち、のこぎり波信号PSは入力信号ESにも前処理された信号ASにも重畳される。入力信号ESに関してアナログ-ディジタル変換は、図6に関連して先に説明した仕方で、高められたビット数により行われ、また同時に前処理された信号ASに関して、図4による第3の伝達関数をかけて、行われる。さらに電子式計算装置6は増幅器11のオフセット電圧に関して、図5に関連して説明した補正を行う。装置にいま任意の、ただし前処理された信号ASに関してダイナミックレンジの超過に通じてはならない信号が供給される。また、装置の入力端を短絡することも可能である。このことは、入力信号ESが値零を有することを意味する。その場合、電子式計算装置は、前処理された信号ASに相応するディジタルデータの利用のもとに求められたアナログ-ディジタル変換の結果を、前処理された信号ASに相応するディジタルデータの考慮なしに、入力信号ESに相応する、定められた係数Fを乗算されたディジタルデータの利用のもとに求められたアナログ-ディジタル変換の結果と、それらの差を形成するように比較する。理想的な場合には、この差はのこぎり波信号PSの経過を再現する。なぜならば、これは、前処理された信号ASに相応するディジタルデータの利用のもとにアナログ-ディジタル変換の結果を求める場合には信号成分として解釈されるが、入力信号ESのアナログ-ディジタル変換の場合には単に補助信号として使用されるからである。電子式計算装置6により形成された差がのこぎり波信号PSから大きく偏差する場合には、本発明による装置の調整が行われ得る。これはたとえば、高域通過フィルタ10の構成部分の値における第3の伝達関数T3のマッチングにより、定められた増幅係数Vが設定可能であれば、この定められた増幅係数Vの補正により、または定められた係数Fの補正により行われ得る。

【図面の簡単な説明】

【図1】アナログ-ディジタル変換のための本発明による装置の概要を示すブロック図。

【図2】図1による装置の作動の仕方を説明するためのアナログ回路。

【図3】図1による装置の作動の仕方を説明するためのアナログ回路。

【図4】図1による装置の作動の仕方を説明するためのアナログ回路。

【図5】図1による装置の作動の仕方を説明するためのアナログ回路。

【図6】本発明による装置の別の作動形式を説明するためのダイアグラム。

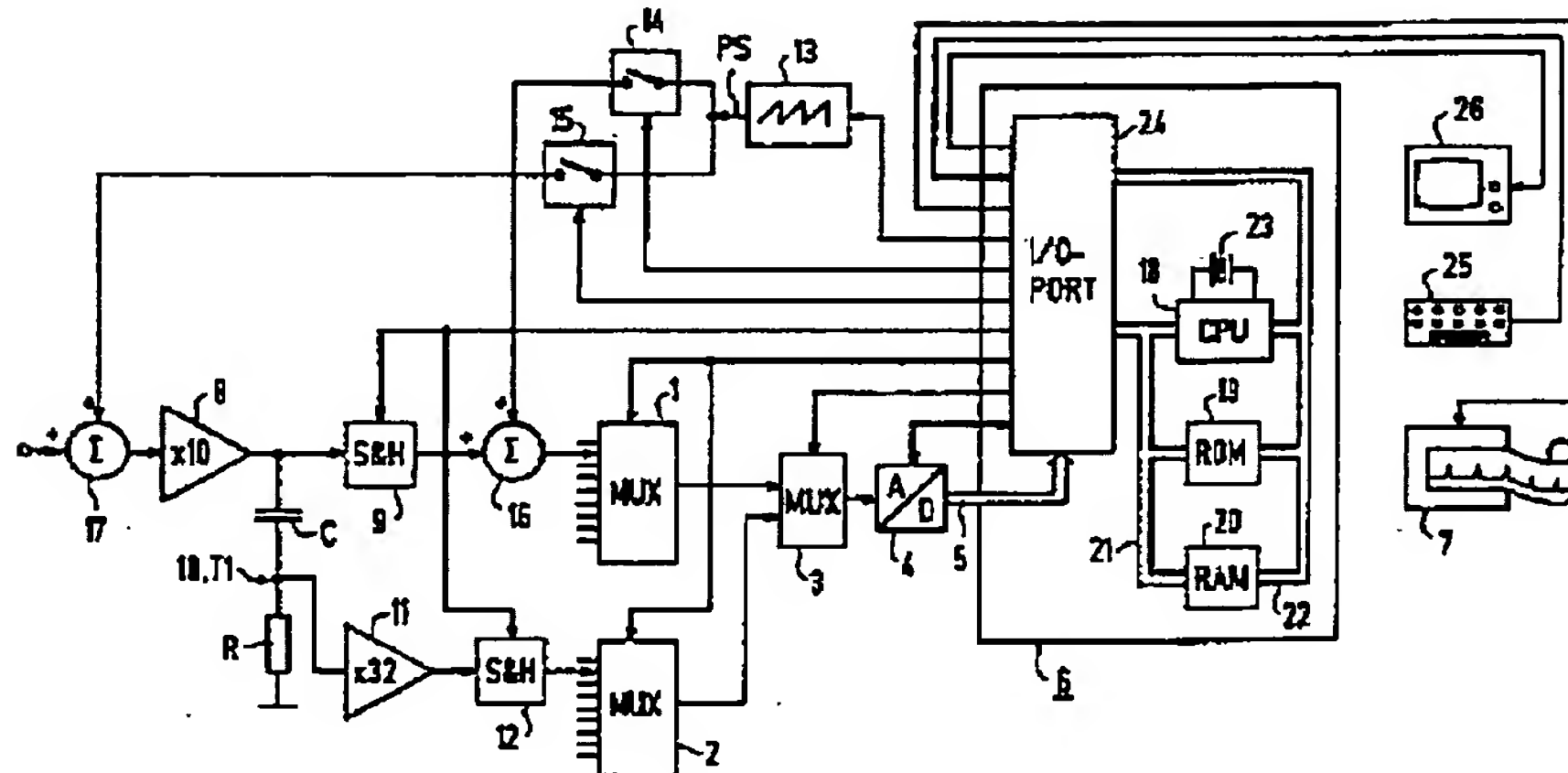
【符号の説明】

1、2 9:1チャネル-アナログマルチプレクサ

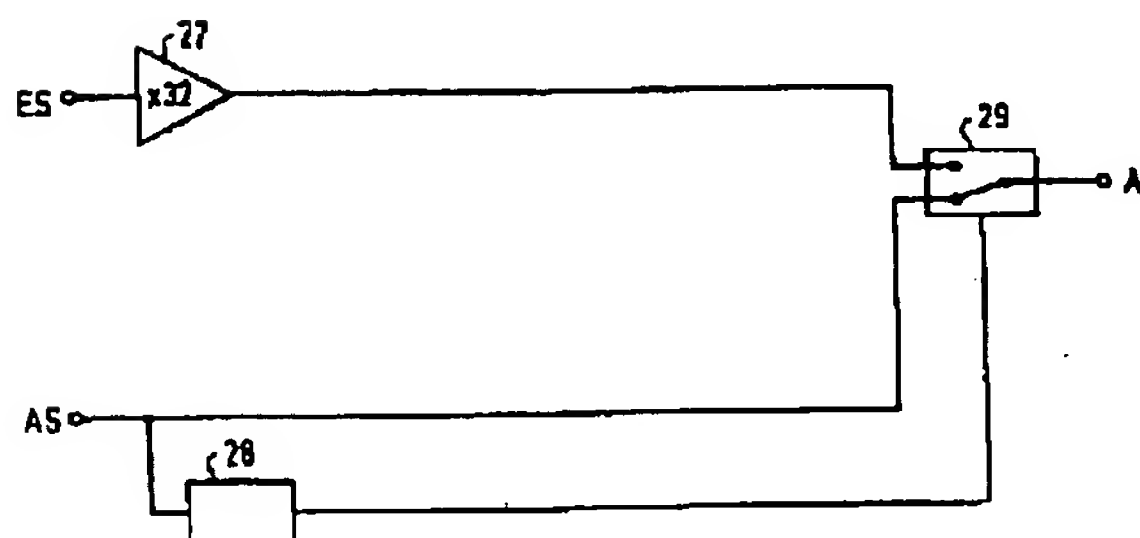
- 19
- 3 2:1チャンネル・アナログマルチプレクサ
 - 4 アナログ・デジタル変換器
 - 5 データバス
 - 6 電子式計算装置
 - 7 記録装置
 - 8 増幅器
 - 9 サンプル・アンド・ホールド回路
 - 10 高域通過フィルタ
 - 11 増幅器
 - 12 サンプル・アンド・ホールド回路
 - 13 信号発生器
 - 14、15 スイッチ
 - 16、17 加算点
 - 18 中央ユニット (CPU)
 - 19 読出し専用メモリ (ROM)
 - 20 書込み・読出しメモリ (RAM)
 - 21 アドレスバス
 - 22 データバス
 - 23 水晶
 - 24 入力/出力回路 (I/Oポート)
 - 25 キーボード

- 20
- 26 データディスプレイ装置
 - 27 増幅器
 - 28 検出器回路
 - 29、30 切換スイッチ
 - 31 高域通過フィルタ
 - 32 低域通過フィルタ
 - 33~35 加算点
 - 36 RC要素
 - A 出力端
 - AS 前処理された信号
 - C、C1 コンデンサ
 - D 出力データ
 - ES 入力信号
 - F 係数
 - H 和
 - K 数
 - PS のこぎり波信号
 - R、R1 抵抗
 - T1~T3 伝達関数
 - Z ビット数

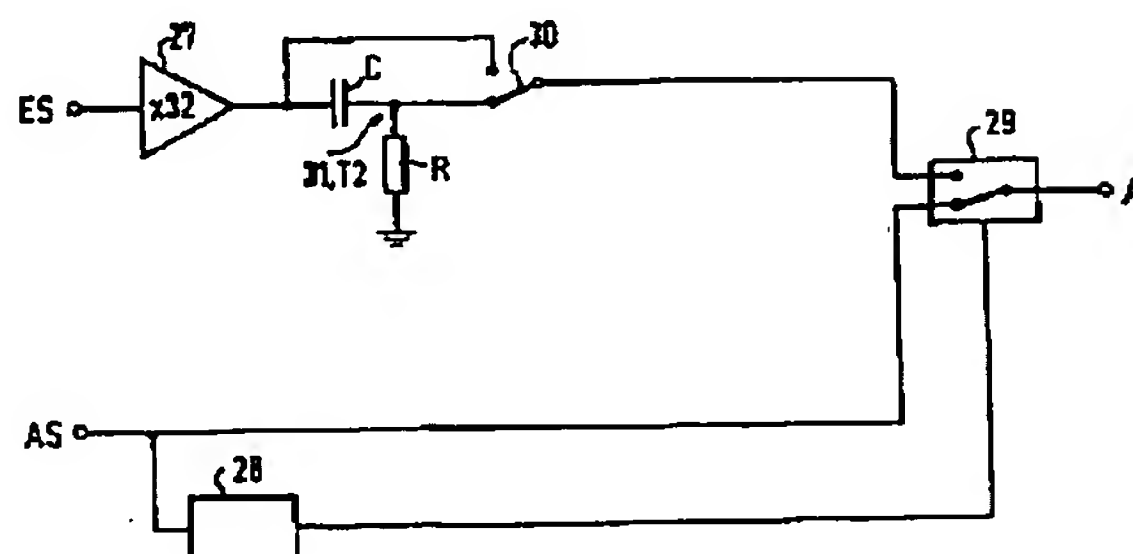
【図1】



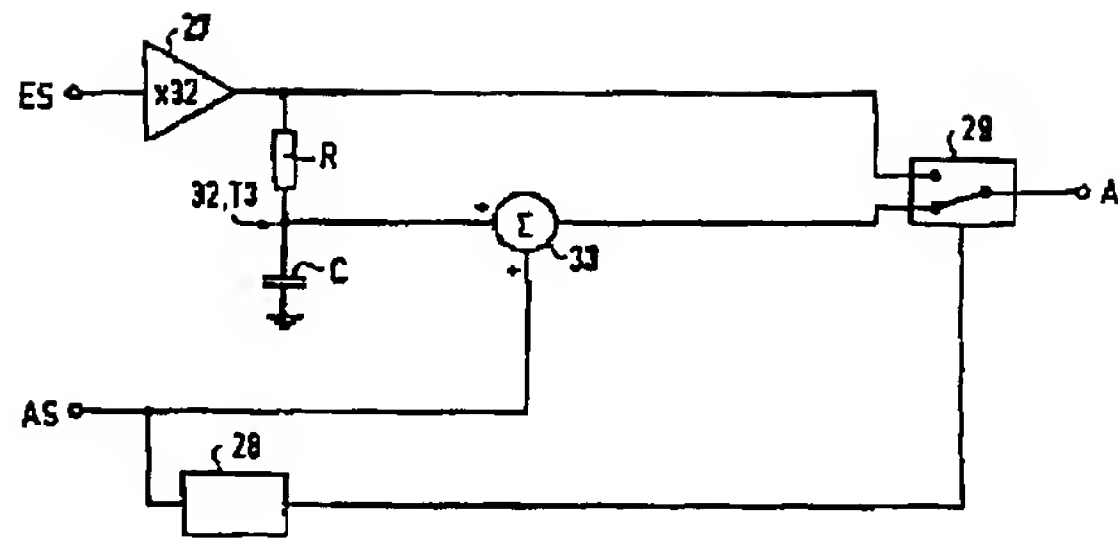
【図2】



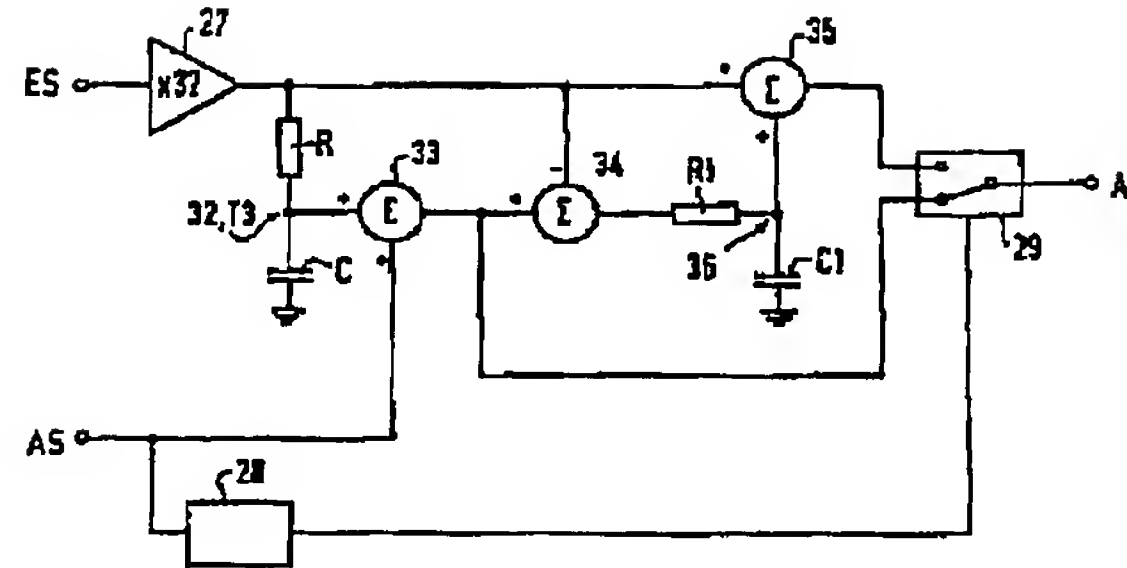
【図3】



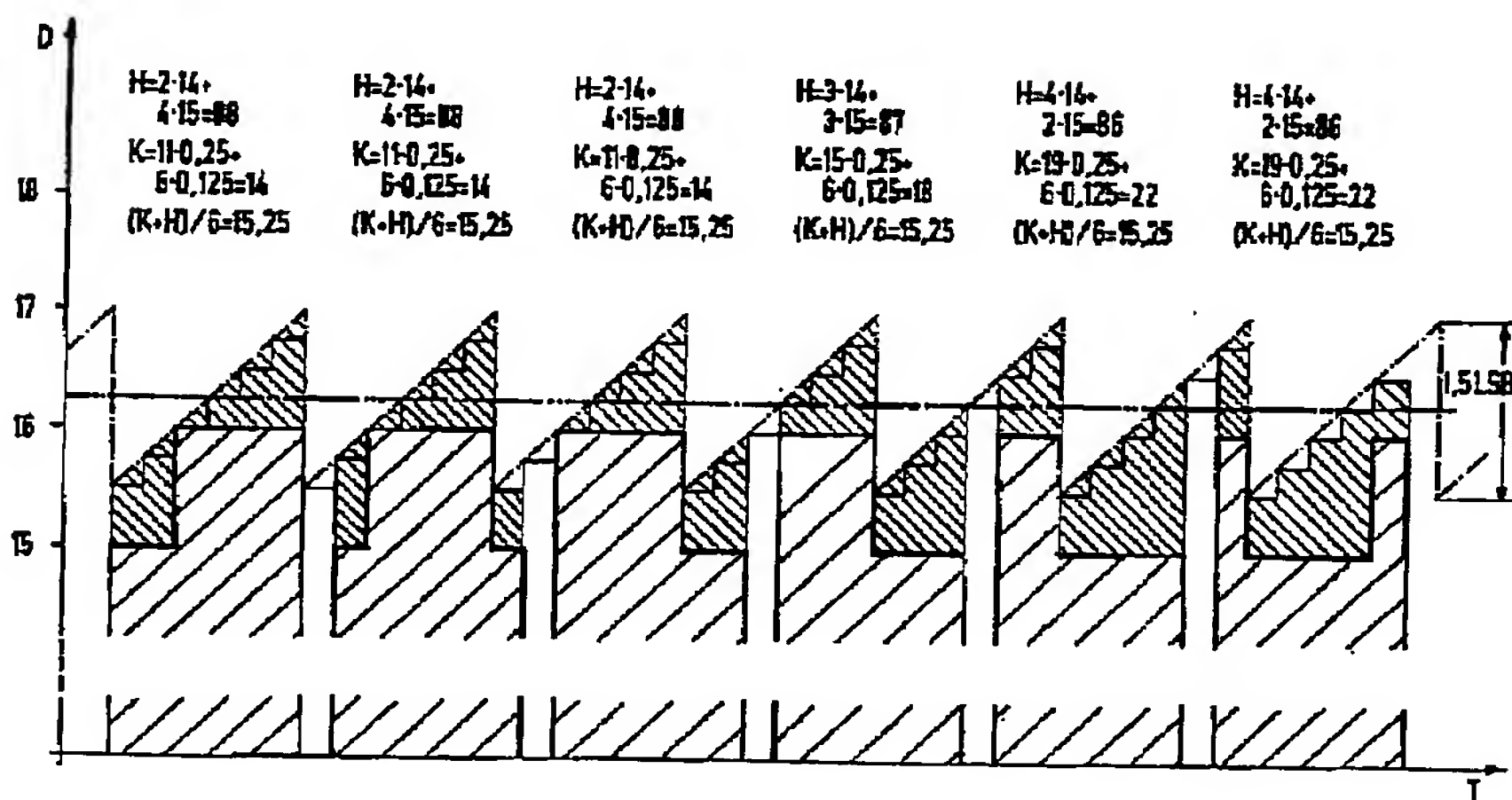
【図4】



【図5】



【図6】



フロントページの続き

(51) Int. Cl.⁵

H 0 3 H 17/02

H 0 3 M 1/12

1/20

識別記号

片内整理番号

F I

技術表示箇所

L 8731-5 J

C 9065-5 J

9065-5 J

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)